

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-192596

(43)Date of publication of application : 10.07.1992

(51)Int.Cl.

H05K 3/34

H05K 1/18

(21)Application number : 02-321325

(71)Applicant : HITACHI LTD

(22)Date of filing : 27.11.1990

(72)Inventor : SAKAGUCHI MASARU

ISHIDA TOSHIHARU

SERIZAWA KOJI

TANAKA HIROYUKI

MIYANO ICHIRO

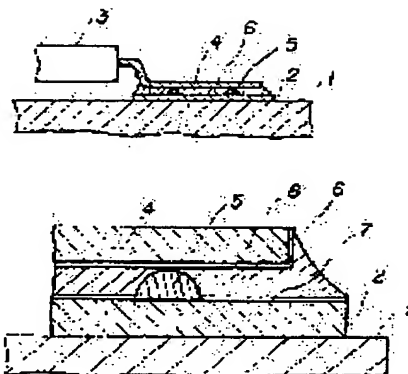
NAKAMURA HIROSHI

## (54) MOUNTING STRUCTURE OF ELECTRONIC COMPONENT

## (57)Abstract:

PURPOSE: To make it possible to feed sufficiently and reliably a solder layer, which is required for a solder bonding and has a constant thickness, by a method wherein a gap for forming the solder layer of the constant thickness is provided between a terminal on a printed-wiring board and the lead, which is connected to the terminal, of an electronic component.

CONSTITUTION: A gap is formed of an organic resin material 5 in such a way that a solder layer of a desired and constant thickness is formed between a terminal 2 and a lead 4. A solder paste is fed on the terminal 2 by a screen printing and after that, an electronic component 3 is moved on a printed-wiring board 1, the lead 4 is aligned to the terminal 2 and the component 3 is arranged on the board 1. In this state, a heater chip for heating use is pressed to the upper surface of the lead 4, the solder at the bonding part of the terminal 2 to the lead 4 is completely melted by setting a prescribed heating time, the solder layer of the desired and constant thickness is formed and a solder bonding is completed. Thereby, the solder layer required for the solder bonding is fed sufficiently and reliably between the terminal 2 on the board 1 and the lead 4 and the highly reliable solder bonding is obtained.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平4-192596

⑤ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

④ 公開 平成4年(1992)7月10日

H 05 K 3/34  
1/18

D 6736-4E  
G 6736-4E

審査請求 未請求 請求項の数 17 (全11頁)

⑬ 発明の名称 電子部品の実装構造

⑭ 特 願 平2-321325

⑮ 出 願 平2(1990)11月27日

⑯ 発 明 者 坂 口 勝 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑯ 発 明 者 石 田 寿 治 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑯ 発 明 者 芹 沢 弘 二 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑯ 発 明 者 田 中 大 之 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑰ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑱ 代 理 人 弁理士 秋本 正実

最終頁に続く

明 細 書

1. 発明の名称

電子部品の実装構造

2. 特許請求の範囲

1. プリント配線基板に低融点金属を用いて電子部品を電気的に接続する実装構造において、前記プリント配線基板上の端子と、該端子に接続される電子部品のリードとの間に、一定厚さのはんだ層が形成される間隙を設けたことを特徴とする電子部品の実装構造。

2. プリント配線基板に低融点金属を用いて電子部品を電気的に接続する実装構造において、前記プリント配線基板と電子部品との各複数個をマザーボード上に交互に積層し、積層した各プリント配線基板上の端子と該端子に接続される各電子部品のリードとの間に、一定厚さのはんだ層が形成される間隙を設けたことを特徴とする電子部品の実装構造。

3. プリント配線基板に低融点金属を用いて電子部品を電気的に接続する実装構造において、前

記プリント配線基板の上に複数段の電子部品を積層し、プリント配線基板上の端子と該端子に接続される電子部品のリードとの間および積層された各電子部品のリード間に、一定厚さのはんだ層が形成される間隙を設けたことを特徴とする電子部品の実装構造。

4. 前記一定厚さのはんだ層が形成される間隙を、プリント配線基板上の端子と電子部品のリードとの間に、有機系樹脂材を介在させて形成した請求項1、2または3記載の電子部品の実装構造。

5. 前記一定厚さのはんだ層が形成される間隙を、プリント配線基板上の端子と電子部品のリードとの間に、無機系固形材を介在させて形成した請求項1、2または3記載の電子部品の実装構造。

6. 前記一定厚さのはんだ層が形成される間隙を、プリント配線基板上の端子と電子部品のリードとの間に、前記はんだより高融点の金属粒子を分散して介在させて形成した請求項1、2また

## 特開平4-192596 (2)

は3記載の電子部品の実装構造。

7. 前記一定厚さのはんだ層が形成される間隙を、プリント配線基板上の端子と電子部品のリードとの相対面のいずれか一方または両方に、凹または凸の突設部を設けて形成した請求項1、2または3記載の電子部品の実装構造。
8. 前記一定厚さのはんだ層が形成される間隙を、接続する電子部品のリードの下面で、かつ該リードがプリント配線基板の端子をまたいだ位置のプリント配線基板上に、該端子および形成するはんだ層の各厚さの合計と同じ高さの凸部を設けて形成した請求項1記載の電子部品の実装構造。
9. 前記端子および形成するはんだ層の各厚さの合計と同じ高さの凸部が、有機系樹脂膜からなる請求項8記載の電子部品の実装構造。
10. 前記端子および形成するはんだ層の各厚さの合計と同じ高さの凸部が、無機系固形材からなる請求項8記載の電子部品の実装構造。
11. 前記端子および形成するはんだ層の各厚さの

16. 前記一定厚さのはんだ層が形成される間隙を、スルーホールおよびスルーホールランド部を有するプリント配線基板のスルーホールランド部に、該スルーホールランド部とスルーホールランド部以外の接続パターン部との間に段差を設けて形成した請求項1記載の電子部品の実装構造。

17. 前記段差を、スルーホールランド部、または、スルーホールランド部以外の接続パターン部に塗布した有機系樹脂材からなるソルダーレジスト膜の膜厚により形成した請求項10記載の電子部品の実装構造。

### 3. 発明の詳細な説明

#### 〔産業上の利用分野〕

本発明は、プリント配線基板上に低融点金属を用いてICパッケージ等の電子部品を電気的に接続する実装構造に係わり、特に、プリント配線基板の端子と電子部品のリードとの間に、両者をはんだ接合するのに必要な一定厚さのはんだを、十分かつ確実に供給するのに好適な電子部品の実装

合計と同じ高さの凸部が、ソルダーレジスト膜からなる請求項8記載の電子部品の実装構造。

12. 前記一定厚さのはんだ層が形成される間隙を、プリント配線基板上の端子と該端子に接続される電子部品のリードとの接続部の周辺に、該端子、形成するはんだ層およびリードの各厚さの合計と同じ高さの凸部を設けて形成した請求項1記載の電子部品の実装構造。
13. 前記端子、形成するはんだ層およびリードの各厚さの合計と同じ高さの凸部が、有機系樹脂膜からなる請求項12記載の電子部品の実装構造。
14. 前記端子、形成するはんだ層およびリードの各厚さの合計と同じ高さの凸部が、無機系固形材からなる請求項12記載の電子部品の実装構造。
15. 前記端子、形成するはんだ層およびリードの各厚さの合計と同じ高さの凸部が、ソルダーレジスト膜からなる請求項12記載の電子部品の実装構造。

構造に関する。

#### 〔従来の技術〕

多端子のICパッケージは、高機能、高密度化の要請からピン数が32ピン程度までのSOP (small out-line package: 2方向フラット・パッケージ) から、200ピン程度までのQFP (quad flat package: 4方向フラット・パッケージ) に移行してきており、さらにピン数がQFPの領域を超えて200ピンを超えるような場合にはTAB (tape automated bonding) が使用されてきている。そして、ICパッケージの形状は、ICパッケージの外周リードをプリント配線基板のスルーホールに挿入してはんだ接合する挿入実装型から、リードをプリント配線基板表面に直接はんだ接合する実装効率の良い表面実装型へ移行してきている。

上記従来の狭ピッチ、多ピンの表面実装型のICパッケージは、LSIの信頼性を確保するため、リードの曲がりを矯正してリードの平坦度を所定

## 特開平4-192596 (3)

の値（例えば、0.1mm以下）に維持する必要があるが、この対策として従来は、プリント配線基板にマウントする際に各リードを押さえたり、はんだリフロー接合時に、パッケージ自身に荷重を加えリードを押さえ付けた状態ではんだ付けするなどの方法がとられていた。しかし、これらの方法によると、第17図および第18図に示すように、押さえ付けによって電子部品3のリード4とプリント配線基板1上面の端子2との間隔が狭くなるとともに、供給はんだ量に関係なく溶融したはんだが接合部からはみ出し、僅かに接合端部にはんだ6が残存するのみで、該接合部には接合に必要なかつ十分なはんだ6が存在しなくなる。この結果、接合部は、殆どはんだ6内のSnとリード4および端子2の母材であるCuとの固くて脆いCu-Sn系の合金層7および8によって形成され、合金層7と8との境界部9には不純物あるいははんだ6内のPb成分が析出して、本来はんだ6が持っている接合強度に比べてはるかに弱い強度となり、接合部の信頼性が大幅に低下するとい

曲げる量が、プリント配線基板のはんだ付けランドの間隔に規制されるほか、くの字形に曲げる量によって非平行間隙に保持されるはんだ量が一定せず、はんだ接合が不安定になる問題点があり、一方、上記ダミー端子を設けるようにしたものは、該ダミー端子がホットラムによる加熱圧着の際スペーサとしての機能を有し、はんだ接続する長さに応じて適当な間隔に設置されるとなっているが、設置する間隔が広い場合にはFPCが変形しやすく、該変形により各はんだ接合部に形成されるはんだ高さが一定にならなくなり、反対に狭い場合にはFPCの変形は抑制されるが、ダミー端子の数が増してはんだ接合部の間隔が広がる不具合を生ずる。このように、はんだ高さがダミー端子の設置間隔に大きく左右され、はんだ高さを一定に保持することが困難な問題点を有していた。

本発明は、上記従来技術の問題点に鑑み、プリント配線基板の端子とTAB等の電子部品のリードとの間に、両者をはんだ接合するのに必要な一定厚さのはんだを、十分かつ確実に供給すること

う問題があった。

上記問題点を解決するものとして、リード端子に、プリント配線基板のはんだ付けランドに向けてくの字形に突出した部分を設け、リード端子とはんだ付けランドとの間に非平行間隙を作って、該非平行間隙に接続に必要なはんだ量を保持するようにしたもの（例えば、特開昭60-163493号公報）、感熱記録ヘッドのフレキシブルプリント板（FPC）と、熱膨張率の異なる基板とを熱圧着はんだ付けする場合に、両者間に所定の間隔をもって該両者間の高さ調整用の厚膜プロセスにより形成されたダミー端子を設け、はんだ付け部に柱状のはんだ高さを確保するようにしたもの（例えば、特開昭63-315261号公報）、が提案されている。

〔発明が解決しようとする課題〕

しかし、上記リード端子をくの字形に形成したものは、リードを押さえ付ける必要がなく、また、はんだ供給量に多少のばらつきがあっても対応することができるかとされているものの、くの字形に

ができる電子部品の実装構造を提供することを目的とする。

〔課題を解決するための手段〕

上記目的を達成するため、本発明は、プリント配線基板に低融点金属を用いて電子部品を電気的に接続する実装構造において、前記プリント配線基板上の端子と、該端子に接続される電子部品のリードとの間に、一定厚さのはんだ層が形成される間隙を設ける構成にしたものである。そして、接続する前記プリント配線基板と電子部品とを、マザーボード上に各複数個交互に積層した場合も、積層した各プリント配線基板の端子と該端子に接続される各電子部品のリードとの間に、一定厚さのはんだ層が形成される間隙を設ける構成にすることが可能であり、また、前記プリント配線基板上に複数段の電子部品を積層した場合にも、プリント配線基板の端子と該端子に接続される電子部品のリードとの間および積層された各電子部品のリード間に、一定厚さのはんだ層が形成される間隙を設ける構成にすることが可能である。

## 特開平4-192596 (4)

そして、前記一定厚さのはんだ層が形成される間隙を、プリント配線基板上的端子と電子部品のリードとの間に、有機系樹脂材または無機系固形材を介在させて形成しても、前記はんだより高融点の金属粒子を分散して介在させて形成するようにしてもよい。また、プリント配線基板上的端子と電子部品のリードとの相対面のいずれか一方または両方に、凹または凸の突起部を設けて形成してもよく、接続する電子部品のリードの下面で、かつ該リードがプリント配線基板の端子をまたいだ位置のプリント配線基板上に、該端子および形成するはんだ層の各厚さの合計と同じ高さの凸部を設けて形成してもよい。そして、該凸部を有機系樹脂膜、無機系固形材または溶剤レジスト膜で構成するとよい。さらに、プリント配線基板上的端子と該端子に接続される電子部品のリードとの接続部の周辺に、該端子、形成するはんだ層およびリードの各厚さの合計と同じ高さの凸部を設けて形成してもよく、そして、該凸部もまた有機系樹脂膜、無機系固形材または溶剤レジスト

膜で構成することが望ましい。他方、スルーホールおよびスルーホールランド部を有するプリント配線基板のスルーホールランド部に、該スルーホールランド部とスルーホールランド部以外の接続パターン部との間に段差を設けて形成してもよい。なお、前記段差を、スルーホールランド部、または、スルーホールランド部以外の接続パターン部に塗布した有機系樹脂材からなる溶剤レジスト膜の膜厚により形成するとよい。

## 【作用】

上記のように構成したことにより、プリント配線基板上的端子と、該端子に接続される電子部品のリードとの間に一定寸法の間隙が形成され、該間隙に両者をはんだ接合するのに必要なはんだを十分かつ確実に供給することが可能になり、該はんだの供給により形成される一定厚さのはんだ層を介して信頼性の高いはんだ接合を行うことが可能になる。

## 【実施例】

以下、本発明の電子部品の実装構造の各種実施

例を図面を参照して順に説明する。第1図は第1の実施例の接合部の断面図、第2図は第1図の要部拡大図である。図中、前記第17図および第18図と同符号のものは同じものを示す。

図において、1は前記従来と同じプリント配線基板で、ガラス基材エポキシ樹脂のCu箔積層基板に、従来から用いられているパターン形成法にて端子2を形成したものである。3は内部に半導体素子を有する多端子プラスチックパッケージで形成されている電子部品で、その端部から多数のリード4が引き出されている。図はその内の1本のリード4のみを示している。5は端子2とリード4との間に介在させたエポキシ樹脂系の溶剤レジストとして用いられている有機系樹脂材で、端子2とリード4との間に所望の一定厚さのはんだ層が形成されるように間隙を形成する。

次に、プリント配線基板1と電子部品3との接合プロセスの一例を説明する。まず、端子2上にスクリーン印刷にてペーストはんだを供給し、その後、プリント配線基板1上に電子部品3を移動

させてリード4と端子2とを位置合わせし、電子部品3をプリント配線基板1上に配置する。この状態にてリード4上面に図示しない加熱用のヒーターチップを押し付ける。この場合使用しているはんだ6は、Sn63%-Pb残の組成のもので、接合部が183℃になると溶融するようになっており、一例としてヒーターチップ先端の温度を230℃にし、加熱時間を5秒に設定することにより接合部のはんだを完全に溶融し、所望の一定厚さのはんだ層を形成してはんだ接合を完了する。そして、十分な強度を有するはんだ接合が得られる。上記接合プロセスは従来も同様に行われているが、従来は本実施例のように有機系樹脂材5を有しないため、前記第17図および第18図に示すように接合部にはんだ層が形成されず殆どCu-Sn系の合金層で占められ、十分な強度を有するはんだ接合を得ることができない。なお、第1図および第2図ははんだ接合が完了した状態を示している。

本実施例においては、端子2とリード4との間

## 特開平4-192596 (5)

に所望の一定厚さのはんだ層を形成する間隙を、有機系樹脂材5を印刷して使用する構成により形成したが、有機系樹脂材5に替えて無機系のガラスペースト、あるいはセラミックペースト等を使用して形成してもよく、作用・効果を上記と同様に奏することができる。

つぎに、第2の実施例を第3図および第4図を参照して説明する。第3図は本実施例の接合部の断面図、第4図は第3図の要部拡大図である。図中、前記第1図および第2図と同符号のものは同じものを示す。

図において、10ははんだ6内に分散して含有されているはんだ6より高融点で、かつほぼ同径のCu粒子で、その粒径は通常10～50μm程度のもので使用される。11はCu粒子10の周囲に、合金層7または8と同様に形成される合金層である。本実施例における接合プロセスは、まず、プリント配線基板1の端子2上に、Cu粒子10を混入させたはんだペーストをスクリーン印刷にて供給し、ついでリード4と端子2とを位置

合わせし、電子部品3をプリント配線基板1上に配置する。この状態でリード4上に加熱用ヒーターチップを押しつけ、接合部を加熱してはんだ6を溶融させる。はんだ6の溶融と同時にCu粒子10は端子2とリード4との間に平面的に分散配置され、前記粒径に相当する間隙が形成されて一定厚さのはんだ層を形成する。そしてこの分散配置状態で冷却することによりはんだ接合を完了する。本実施例においても前記第1の実施例と同様に、端子2とリード4との間の一定厚さのはんだ6を介して十分な強度を有するはんだ接合を得ることができる。

なお、Cu粒子10の粒径は前記す法に限定されないのは勿論であり、また、組成もCuに限定することなく、Ni、Fe、W、Mo等のはんだ6より高融点の材質であれば使用することは可能である。

第3の実施例を第5図および第6図を参照して説明する。第5図は本実施例の接合部の断面図で、端子側に凸の突設部を設けた例を示す図、第6図

は第5図と同様に本実施例の接合部の断面図で、リード側に凸の突設部を設けた例を示す図である。図中、前記第1図および第2図と同符号のものは同じものを示す。

第5図において、12は端子2とリード4との間に、一定厚さのはんだ層が形成されるように間隙を形成する端子2に設けた凸状の突設部である。突設部12の形成は、まず、端子2を形成する前に、突設部12を形成する部分のみを露出しためっきレジスト膜を、プリント配線基板1のCuパターン上に形成し、しかるのちCuめっきを行って突設部12を形成する。そののち、前記めっきレジスト膜を剥離し、端子2および突設部12を再度めっきレジスト膜で覆って端子2以外の不要Cuパターンをエッチング除去すると、本実施例における突設部パターンが形成される。

第6図において、13はリード4のはんだ接合面に設けた凸状の突設部で、前記突設部12と同様に端子2とリード4との間に、一定厚さのはんだ層が形成されるように間隙を形成する。突設部

13の形成は、前記突設部12の形成と同じく部分めっきにより積み上げる方法および突設部12以外を部分的にエッチングにより除去して段差を付ける方法等が可能であるほか、リード4の一部を機械的に押圧して変形させる方法によってもよい。

つぎに、第4の実施例を第7図ないし第9図を参照して説明する。第7図は本実施例のその1の接合部の断面図、第8図は本実施例のその2を示す平面図、第9図は第8図のⅡ-Ⅱ断面図である。図中、前記第1図および第2図と同符号のものは同じものを示す。

第7図において、14および15は、リード4の下面で、かつリード4が端子2をまたいだ位置のプリント配線基板1上に設けた凸部で、凸部14、15の高さは端子2および形成するはんだ6の各厚さの合計と同じ高さの寸法に形成されている。このため、端子2とリード4との間に凸部14、15の高さ寸法に応じた一定厚さのはんだ層を形成するための間隙が形成され、この状態で前

## 特開平4-192596 (6)

述の接合プロセスによりはんだ接合することにより、前記各実施例と同様に、端子2とリード4との間に存在する一定厚さのはんだ6を介して十分な強度を有するはんだ接合を得ることができる。

第8、9図において、16、17、18は端子2と該端子2に接続されるリード4との接続部の周辺に設けられた凸部で、凸部16、17、18の高さは、端子2、形成するはんだ6およびリード4の各厚さの合計と同じ高さの寸法に形成されている。このため、端子2とリード4との間に凸部16、17、18の合計高さ寸法に応じた一定厚さのはんだ層を形成するための間隙が形成され、この状態でヒーターチップにより加熱すると、ヒーターチップの先端はリード4の上面と凸部16、17、18の上面に共に接触してはんだ接合される。

このように第4の実施例においては、凸部の形成厚さを制御することによりはんだ接合厚さを任意に設定することが可能で、この結果、端子2とリード4との間に接合に必要な所望のはんだ層を

形成することができ、十分な強度を有するはんだ接合を得ることができる。

なお、前記凸部14、15、16、17、18は、有機系樹脂膜、無機系固形材、ソルダーレジスト膜のいずれで形成してもよい。

つぎに、第5の実施例を第10図ないし第12図を参照して説明する。第10図は本実施例の接合部の平面図、第11図は第10図のⅡ-Ⅱ断面図、第12図は第11図に対応する断面図である。図中、前記第1図および第2図と同符号のものは同じものを示す。

第10、11図において、21はスルーホール23を有するプリント配線基板、22はプリント配線基板21に形成されている端子で、端子22の一部にはスルーホール23およびスルーホールランド部24が形成されていて、端子22は、該端子22上およびスルーホール23部にてリード4とはんだ6により接合される。25はスルーホールランド部24に形成されている凸部で、凸部25によりスルーホールランド部24とスルーホ

ールランド部24以外の接続パターン部との間に段差を設けている。

つぎに、本実施例における接合プロセスの一例を説明する。まず、端子22およびスルーホール23部にスクリーン印刷にてはんだペーストを供給する。ついで、リード4と端子22とを位置合わせし、電子部品3をプリント配線基板21上に配置する。このときリード4はスルーホール23の凸部25をまたいだ状態で配置され、凸部25により形成された段差により一定厚さのはんだ層が形成される間隙を形成する。この状態で加熱ヒーターチップをリード4上に押しつけることによりはんだ6が溶融され、溶融したはんだ6が前記間隙に満たされてはんだ接合が行われる。なお、凸部25の形成は、スルーホール23部およびスルーホールランド部24以外をめっきレジスト膜で覆ってスルーホールめっきすることで得られる。また、はんだ供給を本実施例でははんだペーストの印刷により行ったが、めっきおよび溶融はんだ浸漬等によっても十分供給可能である。

第12図において、26は第11図に示すような凸部25を有しない端子、27はスルーホール23内に充填されているA<sub>g</sub>ペーストで、A<sub>g</sub>ペースト27はスルーホールランド部24が盛り上げられ凸部28を形成するようになっている。この場合も凸部28により形成された段差により一定厚さのはんだ層が形成される間隙を形成し、前記第11図の場合と同様に作用・効果を奏することが可能である。ここで、前記A<sub>g</sub>ペースト27はスクリーン印刷にて供給されるが、この方法によれば、スルーホール23の壁面めっきを形成することなく、プリント配線基板21に上下パターンの導通をとることも可能で、プリント配線基板21の製造コストを大幅に下げられる利点も有する。

なお、スルーホール23内への充填は、A<sub>g</sub>ペースト27のほか前記エポキシ系ソルダーレジスト等を使用することも十分可能である。

つぎに、第6の実施例を第13図および第14図を参照して説明する。本実施例は、リード4の



## 特開平4-192596 (7)

接合をスルーホールランドおよびスルーホール内のはんだにより行うものである。第13図および第14図は本実施例の接合部の断面図である。図中、前記第1図および第2図と同符号のものは同じものを示す。

第13図において、29は端子26上に形成されている有機系樹脂材からなるソルダーレジスト膜で、ソルダーレジスト膜29の厚さは任意に設定可能である。リード4はソルダーレジスト膜29上を経てスルーホール23上に配置されている。リード4と端子26との接合は、スルーホール23部とスルーホールランド部24とのはんだ6により行われるが、接合部のはんだ厚さは、ソルダーレジスト膜29の設定厚さにより形成される間隙で決定される。従って、ソルダーレジスト膜29の厚さを制御することにより、所望の一定のはんだ厚さが得られ、十分な強度のはんだ接合が得られる。

第14図は、プリント配線基板21上に直接ソルダーレジスト膜29を形成したもので、その分

端子26が前記第13図に示す端子26に比べて短くなっているほかは前記第13図と同じである。そして、この場合は、前記第13図に示す例に比べてソルダーレジスト膜29の密着性や耐熱性が向上する利点を有している。

つぎに、第7の実施例を第15図を参照して説明する。本実施例は、前記第11図に示すスルーホール付きプリント配線基板と電子部品とを接続する実装構造の場合に比べて、接続する両者を各複数個交互に積層して接続するようにした場合の構成例である。図は本実施例の接合部の断面図を示す。図中、前記第10図ないし第14図と同符号のものは同じものを示す。

第15図において、30は前記各実施例における電子部品と同様構成の電子部品、31はマザーボード、32はマザーボード31上に形成されている端子で、端子32上には1段目のプリント配線基板21および電子部品30が配置され、その上には1段目と同じ構成の2段目のプリント配線基板21および電子部品30が積層されている。

この場合、凸部25は各上下のスルーホールランド部24にそれぞれ形成されていて、上下各端子22のスルーホールランド部24以外の接続パターン部との間に段差を設け、設けた段差により一定の厚さの間隙を形成している。そして、この段差をスルーホールランド部24、または、スルーホールランド部24以外の接続パターン部に塗布した有機系樹脂材からなるソルダーレジスト膜の膜厚により形成することが望ましい。

つぎに、本実施例の接合プロセス例を説明する。マザーボード31の端子32および各プリント配線基板21の上下の端子22には、パターン形成時にめっきにてはんだが供給されている。この状態にて端子32と1段目のプリント配線基板21の下側端子22とを位置合わせして仮保持する。ついで、1段目の電子部品30のリード4と1段目のプリント配線基板21の上側端子22とを位置合わせして仮保持する。そして、前記1段目と同様に、2段目のプリント配線基板21と電子部品30とを位置合わせして仮保持する。この仮保

持した状態で各接合部にフラックスを塗布して加熱準備を終わる。続いて2段目のリード4上面に加熱ヒーターチップを押しつけることにより、前記各間隙のはんだ6が溶融され、溶融したはんだ6が各間隙にそれぞれ満たされてはんだ接合が行われる。

上記実施例においては、プリント配線基板21と電子部品30とが2段に積層されている場合について説明したが、2段以上の場合についても同様の作用・効果が得られるのは勿論であり、また、はんだ6の溶融を、加熱ヒーターチップを押しつけて行う方法としたが、その他のはんだリフロー方法、例えば、加熱炉で再溶融する方法等であってもよい。さらに、端子22または32とリード4との間の一定厚さの間隙を、凸部25による段差により形成する例について説明したが、前記第1図ないし第9図および第13図、第14図に示した構成により形成してもよいのは勿論である。

第16図は第8の実施例を示す。本実施例はマザーボード上に複数個の電子部品を積層し、マザ

## 特開平4-192596 (8)

一ボード上の端子と該端子に接続される電子部品のリードとの間、および積層された各電子部品のリード間を接合する場合の構成例である。図は本実施例の接合部の断面図を示したもので、図中、前記第5図ないし第15図と同符号のものは同じものを示す。

第16図において、33、34は前記各実施例における電子部品と同様の電子部品で、それぞれ1段目および2段目を構成している。4は電子部品33および34からそれぞれ引き出されているリードである。35はリード4の接続される部分に形成されている突設部で、前記第5図、第6図または第15図に示した場合と同様に、該突設部35以外の接続パターン部との間に段差を設け、設けた段差により一定の厚さの間隙を形成している。

本実施例の場合の接合プロセス例を説明する。マザーボード31の端子32には、パターン形成時にスクリーン印刷にてはんだが供給されている。この状態にて端子32上に1段目のリード4を位

置合わせして仮保持する。ついで、1段目の電子部品33のリード4の上に、2段目の電子部品34のリード4を位置合わせして仮保持する。この仮保持した状態で各接合部にフラックスを塗布し、続いて2段目のリード4上面に加熱ヒーターチップを押しつけて加熱することにより、前記各間隙のはんだ6が溶融される。そして、溶融したはんだ6が各間隙にそれぞれ満たされてはんだ接合が行われる。

上記実施例においては、電子部品33、34を2段に積層した場合について説明したが、2段以上の場合についても同様の作用・効果が得られるのは勿論であり、また、はんだ6の溶融を、加熱ヒーターチップを押しつけて行う方法としたが、その他のはんだリフロー方法で行ってもよい。

## 【発明の効果】

以上説明したように本発明は、プリント配線基板の端子と該端子に接続されるTAB等の電子部品のリードとの間、或いは積層した各電子部品のリードとリードとの間に、一定厚さのはんだ層が

形成される間隙を設ける構成にしたから、はんだリフロー時に電子部品のリードを押さえ付けても、はんだ接合するのに必要なはんだがプリント配線基板の端子とリードとの間に十分かつ確実に供給され、信頼性の高いはんだ接合が得られる効果を奏する。

## 4. 図面の簡単な説明

第1図は本発明の電子部品の実装構造の第1の実施例を示す接合部の断面図、第2図は第1図の要部拡大図、第3図は第2の実施例の接合部の断面図、第4図は第3図の要部拡大図、第5図は第3の実施例の接合部の断面図で、端子側に凸の突設部を設けた例を示す図、第6図は第5図と同様に接合部の断面図で、リード側に凸の突設部を設けた例を示す図、第7図は第4の実施例その1の接合部の断面図、第8図は第4の実施例その2を示す平面図、第9図は第8図のⅡ-Ⅱ断面図、第10図は第5の実施例の接合部の平面図、第11図は第10図のⅢ-Ⅲ断面図、第12図は第11図に対応する断面図、第13図および第14図は

リードの接合をスルーホールランドおよびスルーホール内のはんだにより行う第6の実施例の接合部の断面図、第15図はプリント配線基板と電子部品とを各複数個交互に積層して接続する第7の実施例の接合部の断面図、第16図はマザーボード上に複数個の電子部品を積層して接続する第8の実施例の接合部の断面図である。

第17図は従来の電子部品の実装構造の一般的な例を示す接合部の断面図、第18図は第17図の要部拡大図である。

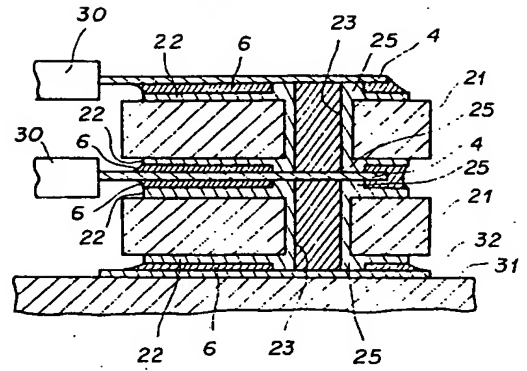
1、21…プリント配線基板、2、22、26 32…端子、3、33、34…電子部品、4…リード、5…有機系樹脂材、6…はんだ、10…Cu粒子、12、13、35…突設部、14、15、16、17、18、25、28…凸部、23…スルーホール、24…スルーホールランド部、27…Agペースト、29…ソルダーレジスト膜、31…マザーボード。

特許出願人 株式会社日立製作所  
代理人 弁理士 秋 本 正 実

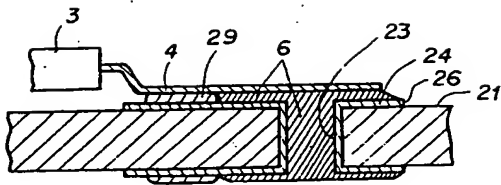


特開平4-192596 (10)

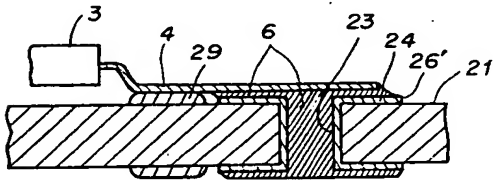
第 15 図



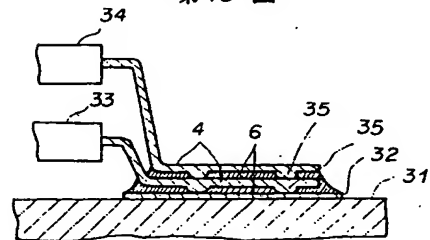
第 13 図



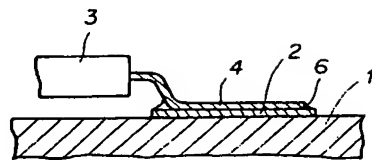
第 14 図



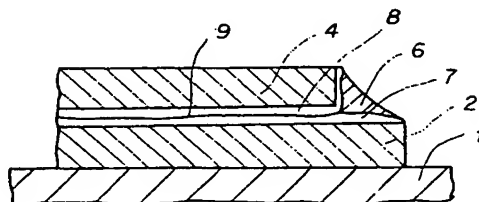
第 16 図



第 17 図



第 18 図



特開平4-192596 (11)

第1頁の続き

⑦発明者	宮野	一郎	神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
⑧発明者	中村	浩	埼玉県入間郡毛呂山町大字旭台15番地 日立東部セミコンダクタ株式会社内